

⑫ 公開特許公報(A)

昭63-185693

⑪ Int.Cl.⁴B 42 D 15/02
G 06 K 19/00

識別記号

3 3 1

庁内整理番号

J-8302-2C
H-6711-5B

⑬ 公開 昭和63年(1988)8月1日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 半導体集積回路装置

⑮ 特 願 昭62-19296

⑯ 出 願 昭62(1987)1月28日

⑰ 発 明 者 渡 辺 徳 二 郎 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代 理 人 弁理士 桑 井 清 一

明 細 書

1. 発明の名称

半導体集積回路装置

2. 特許請求の範囲

(1) 所定の機能を実現する回路と、

該回路に電気的に接続され外部と上記回路との間の信号の授受に使用される接続手段とを有する半導体集積回路装置において、

上記接続手段を受電コイルと、該受電コイルと上記回路との間に介在する金属・半導体整流性接合ダイオードで構成されるダイオードブリッジとを含んで構成したことを特徴とする半導体集積回路装置。

(2) 上記回路は複数のシリコンゲート型電界効果トランジスタで構成されている特許請求の範囲第1項記載の半導体集積回路装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は半導体集積回路装置に係り、特にICカードに搭載される半導体集積回路に関する。

[従来の技術]

従来、この種の半導体集積回路の適用例としては、例えば第6図に示されているようなものが知られており、半導体集積回路601はICカード602の内部に搭載されており、半導体集積回路601は接点603を介してリーダ・ライタ604の接点605に物理的に接続され、リーダ・ライタ604との間で電源電圧の供給、制御信号とデータとの授受を行う。

[発明が解決しようとする問題点]

しかしながら、上記従来の半導体集積回路では接点603をリーダ・ライタ604の接点605に物理的に接続させて電源電圧の供給、制御信号とデータとの授受を行っていたので、接点603、605の接続不良に基づくデータ等の書き込みエラーが発生するという問題点があった。

更に、接点603を接点606に物理的に接続できるためには、接点603を露出させておかなければならず、かかる露出された接点603の存在により高温下での使用、保管ができないという問題点もあった。

したがって、本発明の目的は接続不良に基づく誤動作を防止でき、高温下での使用、保管の可能な半導体集積回路を提供することである。

[問題点を解決するための手段]

本発明は、所定の機能を実現する回路と、該回路に電気的に接続され外部と上記回路との間の信号の授受に使用される接続手段とを有する半導体集積回路装置において、上記接続手段を受電コイルと、該受電コイルと上記回路との間に介在する金属・半導体整流性接合ダイオードを使用したダイオードブリッジとを含んで構成したことを特徴としている。

[作用]

ネルMOSFET110とで構成される相補型電界効果トランジスタを基本単位として第1図に示されているような所定の機能を実現する回路150を形成する。

具体的な製造方法を説明すると、P型の半導体基板1上にNウェル2とP型チャンネルストップ3とを形成し、周知のLOCOS技術により薄いゲート酸化膜4(トランジスタ形成領域4')と厚いフィールド酸化膜5とを形成する。次に、多結晶シリコンでゲート電極6を形成し、該ゲート電極6と厚いフィールド酸化膜5とをマスクにして自己整合的にひ素イオンを注入し、NチャンネルMOSFET100のソース・ドレイン7とNウェル電源120とを形成する。

次に、SBD130の逆方向特性の高耐圧化を図るためにボロンをイオン注入して低濃度のP-拡散層8を形成する。更に、ボロン注入を行ってPチャンネルMOSFET110のソース・ドレインとSDBのP+拡散層9'とを形成する。

続いて、層間絶縁膜10を成長させ、コンタク

上記構成に係る半導体集積回路装置では、外部との間で信号を授受するのに受電コイルとダイオードブリッジとを介してなされる。ダイオードブリッジは順方向立ち上がり電圧の低い金属・半導体整流性接合ダイオードで構成されているので、非接触で外部との間の信号の授受を行っても回路に必要な信号を供給することができる。

[実施例]

以下、本発明の実施例を図面に基づき説明する。

第1図は本発明の第1実施例の構成を示すブロック図である。第2図はその具体的構成を示す平面図であり、第3図は第2図の線III-IIIに沿った断面図である。図において、100はP型半導体基板に形成されたNチャンネル型電界効果トランジスタ(以下、MOSFETという)を、110はPチャンネルMOSFETを、120はN型のウェル電源を、130はサーフェスバリアダイオード(以下、SBDという)をそれぞれ示しており、NチャンネルMOSFET100とPチャン

ネルMOSFET110とで構成される相補型電界効果トランジスタを基本単位として第1図に示されているような所定の機能を実現する回路150を形成する。

具体的な製造方法を説明すると、P型の半導体基板1上にNウェル2とP型チャンネルストップ3とを形成し、周知のLOCOS技術により薄いゲート酸化膜4(トランジスタ形成領域4')と厚いフィールド酸化膜5とを形成する。次に、多結晶シリコンでゲート電極6を形成し、該ゲート電極6と厚いフィールド酸化膜5とをマスクにして自己整合的にひ素イオンを注入し、NチャンネルMOSFET100のソース・ドレイン7とNウェル電源120とを形成する。

次に、SBD130の逆方向特性の高耐圧化を図るためにボロンをイオン注入して低濃度のP-拡散層8を形成する。更に、ボロン注入を行ってPチャンネルMOSFET110のソース・ドレインとSDBのP+拡散層9'とを形成する。

続いて、層間絶縁膜10を成長させ、コンタク

とNチャンネルディブリーション型MOSFET 420とで構成しており、製造方法は第1実施例をほぼ同一であるが、ゲート酸化膜4を形成した後Nチャンネルディブリーション型MOSFET 420のチャンネル領域に燐イオンを注入し、N-拡散層13を形成しておくことが必要である。第2実施例の半導体集積回路装置は第1実施例の半導体集積回路装置に比べ回路動作の高速化が可能になる。

上記各実施例はMOSFETで構成されているが、バイポーラトランジスタ等で構成しても良い。

〔発明の効果〕

以上説明してきたように、本発明は、接続手段を受電コイルと、該受電コイルと上記回路との間に介在する金属・半導体整流性接合ダイオードで構成されるダイオードブリッジとを含んで構成したので、外部との信号等の授受を非接触で行うことができ、データの読み取り不良を防止することができる。更に、外部に露出された端子が不要に

なったので、高温状態での使用、保管が容易になるという効果もある。

4. 図面の簡単な説明

第1図は本発明の第1実施例の構成を示すブロック図、

第2図は第1実施例の構成を示す平面図、

第3図は第2図のⅢ-Ⅲ断面図、

第4図は本発明の第2実施例の構成を示す平面図、

第5図は第4図のV-V断面図、

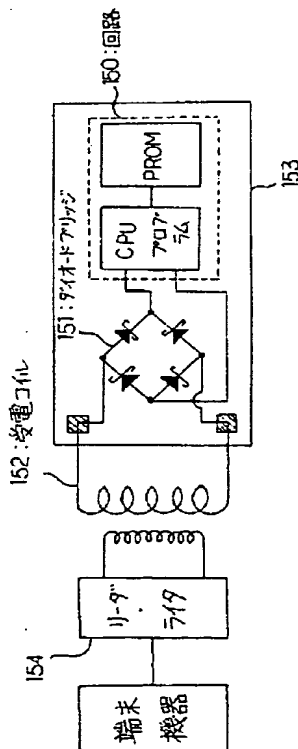
第6図は従来例の構成を示すブロック図である。

- 150・・・・・・回路、
- 151・・・・・・ダイオードブリッジ、
- 152・・・・・・受電コイル。

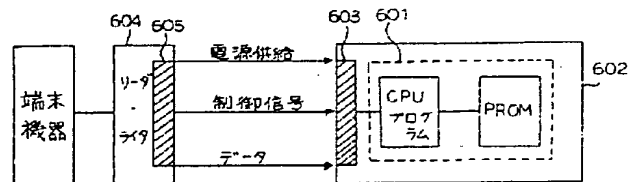
特許出願人 日本電気株式会社

代理人 弁理士 桑 井 清 一

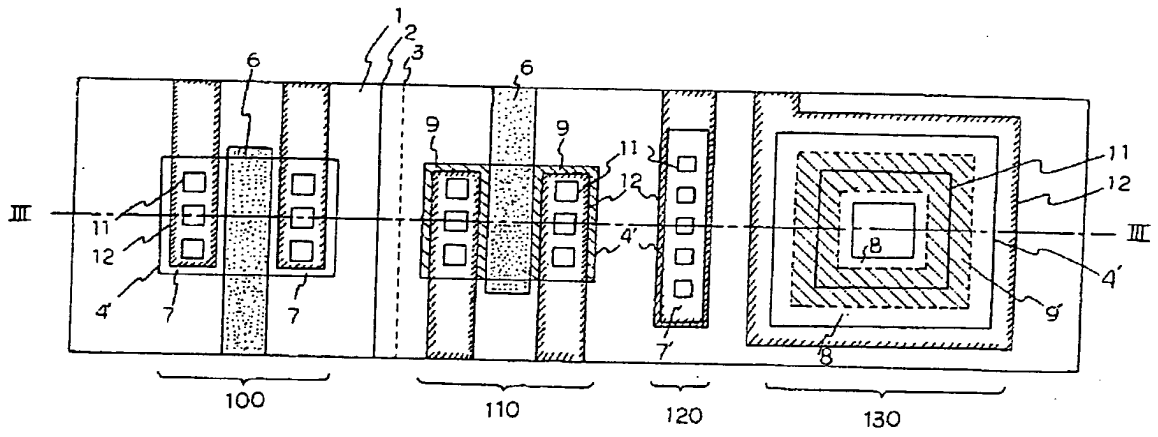
第1図



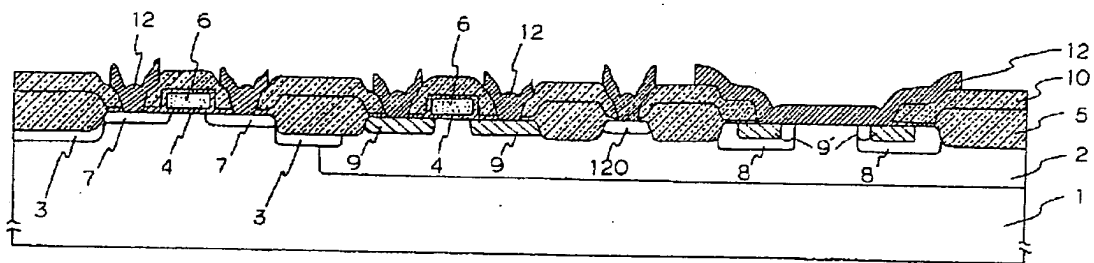
第6図



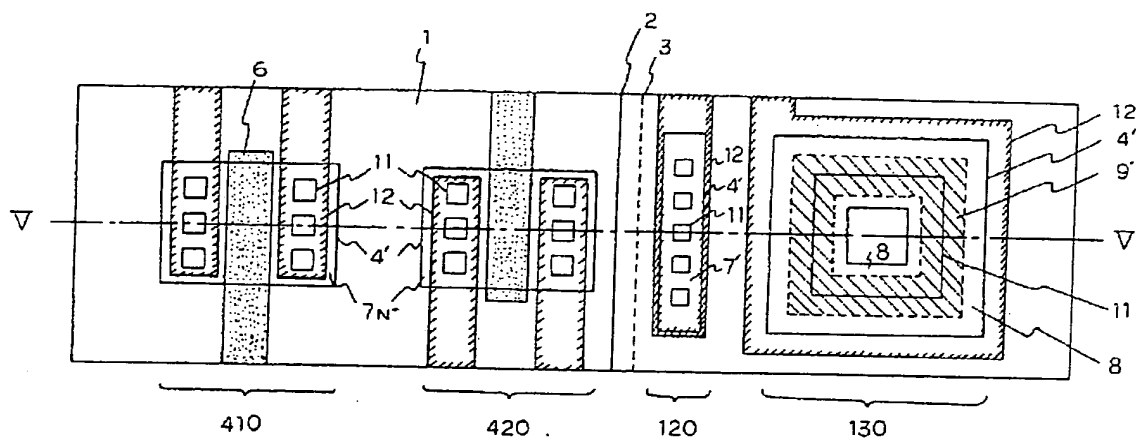
第 2 図



第 3 図



第4図



第5図

